

⑪ 公開特許公報 (A)

平1-270287

⑤Int.Cl.⁴H 01 S 3/18
// H 01 L 21/302

識別記号

府内整理番号

7377-5F
P-8223-5F

⑥公開 平成1年(1989)10月27日

審査請求 未請求 請求項の数 1 (全4頁)

⑦発明の名称 半導体レーザーの製造方法

⑧特 願 昭63-99914

⑨出 願 昭63(1988)4月21日

⑩発明者 菅野光 東京都港区芝5丁目33番1号 日本電気株式会社内

⑪出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑫代理人 弁理士内原晋

明細書

発明の名称

半導体レーザーの製造方法

特許請求の範囲

化合物半導体基板上に、より屈折率の低い組成の層ではさまれた発光層を含む異種組成結晶をエビタキシャル成長し、部分的に電流阻止層を該異種組成結晶層の上もしくは下に設けることによつて発光領域を限定する半導体レーザーの製造方法において、発光領域として限定させる部分に予め異種物質を選択成長マスクとして形成しておき、これ以外の部分に電流阻止層を選択気相エビタキシャル成長させた後、当該異種物質を気相エッチングしてさらに次の層を連続で気相エビタキシャル成長させることを特徴とする半導体レーザーの製造方法。

発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体レーザーの製造方法に関し、特に電流阻止層を有する内部電流狭窄型半導体レーザーの気相エビタキシャル成長法を用いた製造方法に関する。

〔従来の技術〕

従来、内部電流狭窄型半導体レーザーの製造方法としては、電流阻止層を形成した後にエッティングマスクを設てから写真製版によって発光領域となる部分だけを露出させ、ウェット・エッティングによってその部分の電流阻止層を除去して発光領域の両側に電流阻止層を設ける方法が一般に用いられていた。また、発光領域となる部分に予めシリコン酸化物のような選択成長マスクを形成しておき、それ以外の部分に電流阻止層を選択成長させてから、ウェット・エッティングによって選択成長マスクを除去するような方法も行なわれていた。

〔発明が解決しようとする課題〕

上述した従来の製造方法においては、電流阻止

層の下に位置する層の結晶組成が、たとえばAlGaAsのような酸化しやすい結晶系であった場合には、ウェット・エッティングによって電流阻止層を除去するとAlGaAs層の表面が露出して酸化される。するとその上にさらに結晶成長するときに良質な結晶が得られず、半導体レーザーとして動作しなかったり、劣化しやすいものとなったりする欠点があった。また、選択成長マスクを設けておいて選択的に電流阻止層を形成させる法においては、ウェット・エッティングによって選択成長マスクを除去すると上述のような酸化の問題の他、エピタキシャル成長工程の回数が多いという欠点もあった。

本発明の目的は、結晶表面を酸化させることなしに電流阻止層を形成できる半導体レーザーの作製方法であって、結晶成長工程の回数が1回もしくは2回で済む方法を提供することにある。

〔課題を解決するための手段〕

本発明の構成は、化合物半導体基板上に、より屈折率の低い組成の層ではさまれた発光層を含む

異種組成結晶をエピタキシャル成長し、部分的に電流阻止層を該異種組成結晶層の上もしくは下に設けることによって発光領域を限定する半導体レーザーの製造方法において、発光領域として限定させる部分に予め異種物質を選択成長マスクとして形成しておき、これ以外の部分に電流阻止層を選択気相エピタキシャル成長させた後、マスクとした異種物質を気相エッティングしてさらに次の層を同一装置内で連続して気相エピタキシャル成長させる方法となっている。

本発明の方法は、選択エピタキシャル成長によって電流阻止層を形成したのち、気相エッティングによって選択成長マスクとした物質を除去することにより、1回の結晶成長プロセスにおいて、基板を反応管から取り出すことなしに連続して電流阻止層とその上の層を結晶成長させるものである。そのため露出させると酸化しやすい結晶系であっても酸化させることなしに作製することができ、その間の結晶成長プロセスが1回で済むという独創的な内容を有する。

〔実施例〕

そのⅠ

本発明について図面を参照して説明する。第1図(a)～(d)は本発明の一実施例として、AlGaAs系結晶による半導体レーザーの製造に適用したときの、各製造工程におけるレーザー結晶の横断面図である。まずn型GaAsの基板1上に、n型Al_{0.45}Ga_{0.55}Asの第1クラッド層2、p型Al_{0.15}Ga_{0.85}Asの活性層3、p型Al_{0.45}Ga_{0.55}Asの第2クラッド層4、そして非常に薄い(50nm程度)n型GaAsの保護層5を、減圧有機金属熱分解気相成長法によってエピタキシャル成長させる。次に発光領域の導波路とする部分にだけ、SiO₂による選択成長マスク6を形成する[第1図(a)]。その後再び結晶成長プロセスとして、減圧気相成長法により選択成長マスク6以外の部分にn型GaAsの電流阻止層7を選択的にエピタキシャル成長させる[第1図(b)]。ここで減圧下の状態のままHFのアラズマ分解によるF⁺イオン・ラジカルを導入して、SiO₂の選択成長マス

ク6およびGaAsの保護層5を気相エッティングする[第1図(c)]。このとき反応管内圧力とF⁺イオンの導入量ならびにGaAs結晶の熱分解防止のために添加するAsH₃ガスの流量とエッティング時間を調節して、選択成長マスク6と保護層5だけが除去されるようにする。そして、F⁺イオンの供給を止めてガスの置換時間をおいてから、同一装置内で引き続きp型Al_{0.45}Ga_{0.55}Asの第3クラッド層8とp型GaAsのキャップ層9を結晶成長させると第1図(d)に示すレーザー結晶ができ上がる。これに電極を形成した後所定の大きさに切断すると半導体レーザーができる。この方法を用いると、第2クラッド層4の電流が流れる部分が大気に露出されることなしに第3クラッド層8をエピタキシャル成長することができるので、酸化しやすいAl_{0.45}Ga_{0.55}Asの組成であっても高信頼性の半導体レーザーが得られる。

そのⅡ

第2図(a)～(d)は、本発明の第2の実施例として、第1の実施例と異なる形状のAlGaAs系

半導体レーザーの製造に適用したときの、各製造工程におけるレーザー結晶の横断面図である。まずp型GaAsの基板11上に、SiO₂による選択成長マスク12を、発光領域の導波路とする部分にだけ形成する[第2図(a)]。次に気相エピタキシャル成長法の一一種である減圧有機金属熱分解気相成長法によって、選択成長マスク2以外の部分にn型GaAsの電流阻止層13を選択的にエピタキシャル成長させる[第2図(b)]。ここで減圧下の状態のまま、HFのプラズマ分解によるF⁺イオン・ラジカルを装置内に導入すると、SiO₂の選択成長マスク12が気相エッチングされる[第2図(c)]。このとき、反応管内圧力とF⁺イオンの導入量、ならびにGaAs結晶の熱分解防止のために添加するAsH₃ガスの流量を適当に設定することによって、GaAs結晶部分の気相エッチング量を最小限におさえつつSiO₂の選択成長マスク12を除去することができる。その後、気相エッチングに引き続き、同一装置内でp型Al_{0.45}Ga_{0.55}Asの活性第1クラッド層14、p型Al_{0.15}Ga_{0.85}Asの活性

層15、n型Al_{0.45}Ga_{0.55}Asの第2クラッド層16、およびn型GaAsのキャップ層17を連続成長させると第2図(d)に示すレーザー結晶ができ上り、1回の結晶成長プロセスで半導体レーザーが形成できる。

[発明の効果]

以上説明したように本発明は、選択エピタキシャル長によって電流阻止層を形成した後、気相エッチングによって選択成長マスクを除去することにより、露出すると酸化しやすい結晶系であっても全く酸化させることなしに、しかも1回の結晶成長プロセスだけで発光領域を限定させる電流阻止層を形成できる効果がある。

特に第2の実施例の方法を用いると、基板の上の発光領域となる部分に選択成長マスクを設けるプロセスと、1回だけの結晶成長プロセスによって半導体レーザーが作製できるので、製造コストを低減できる効果もある。

以上はAlGaAs系の結晶を用いた半導体レーザーについて説明してきたが、本発明は他のⅢ-V化

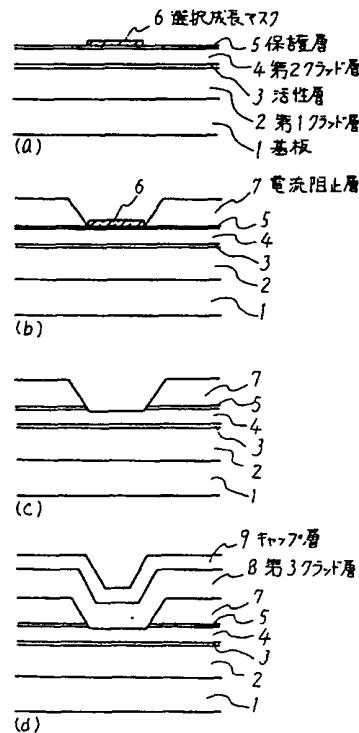
合物やⅡ-VI化合物系の結晶を用いた半導体レーザーにも応用することができる。

図面の簡単な説明

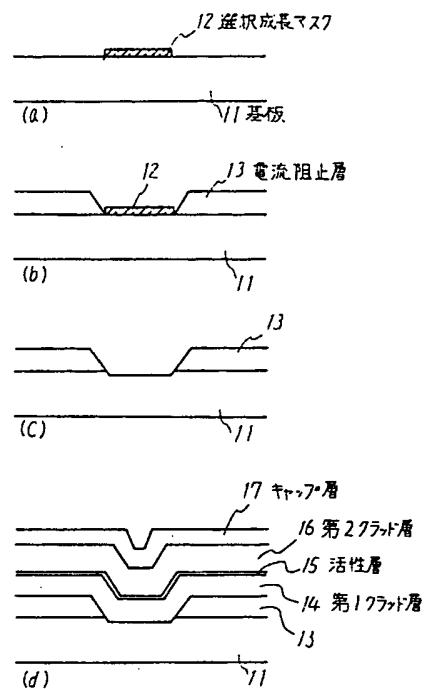
第1図は本発明の一実施例の各製造過程におけるレーザー結晶の横断面図、第2図は同様に第2の実施例の各製造過程におけるレーザー結晶の横断面図を示したものである。

1…基板、2…第1クラッド層、3…活性層、4…第2クラッド層、5…保護層、6…選択成長マスク、7…電流阻止層、8…第3クラッド層、9…キャップ層、11…基板、12…選択成長マスク、13…電流阻止層、14…第1クラッド層、15…活性層、16…第2クラッド層、17…キャップ層。

代理人 弁理士 内原晋



第1図



第2図

1 / 1 PLUSPAT - ©QUESTEL-ORBIT - image

Patent Number :

JP1270287 A 19891027 [JP01270287]

Title :

(A) MANUFACTURE OF SEMICONDUCTOR LASER

Patent Assignee :

(A) NIPPON ELECTRIC CO

Patent Assignee :

(A) NEC CORP

Inventor(s) :

(A) SUGANO HIKARI

Application Nbr :

JP9991488 19880421 [1988JP-0099914]

Priority Details :

JP9991488 19880421 [1988JP-0099914]

Intl Patent Class :

(A) H01L-021/302 H01S-003/18

Publication Stage :

(A) Doc. Laid open to publ. Inspec.

Abstract :

PURPOSE: To facilitate the formation of a current blocking layer by previously forming heterogeneous material in a part limited as a light emitting region, growing a current blocking layer in the part other than the above part, performing gas phase etching of the heterogeneous material, and continuously growing the next layers.

CONSTITUTION: On a compound semiconductor substrate 1, heterogeneous composition crystal is epitaxially grown, which contains a light emitting layer 3 sandwiched by layers 2, 4 having low reflectivity composition. By partially arranging a current blocking layer 7 on or under the heterogeneous composition crystal layer, a light emitting region is limited. In this case, heterogeneous material is previously formed as a selective growth mask 6 in a part to be limited as the light emitting region, and the current blocking layer 7 is subjected by selective vapor growth in the part except the above part. After that, the heterogeneous material 6 is subjected to gas phase etching, and the next layers 8, 9 are continuously subjected to vapor growth in the same equipment. Thereby, even the crystal system which is easily oxidized by exposure is never oxidized, and the current blocking layer 7 which limits the light emitting region can be formed by one time crystal growing process.

COPYRIGHT: (C)1989, JPO&Japio